



**GUÍA DOCENTE DE ARQUITECTURA DE
COMPUTADORES**

GRADO EN INGENIERÍA DE COMPUTADORES

Curso 2011-2012

TITULACION Grado en Ingeniería de Computadores

GUIA DOCENTE DE LA ASIGNATURA Arquitectura de Computadores

Profesores

Nombre y apellidos: Antonio Guzmán (antonio.guzman@urjc.es)

Coordinador/a de la asignatura: Antonio Guzmán

I.- Identificación de la asignatura

Tipo	Obligatoria
Materia	Ingeniería de Computadores
Período de impartición	2º semestre del 2º curso
Nº Créditos	6
Idioma en el que se imparte	Castellano
Departamento	DATCCCIA
Asignaturas llave	-
Tasa de éxito	-

II.- Presentación

En esta asignatura se comienza por estudiar la arquitectura del repertorio de instrucciones, ya que este repertorio determina muchos de los aspectos de diseño del procesador, que debe ser capaz de ejecutar todas las instrucciones incluidas en este repertorio. Nos centraremos en los repertorios RISC ya que en la actualidad la mayor parte de los procesadores son de este tipo o, si no lo son, mantienen en su núcleo una arquitectura que incorpora las técnicas típicas de diseño de procesadores RISC (como es el caso de las arquitecturas x86).

A continuación se profundiza en el estudio de la técnica de segmentación de procesadores, para pasar a estudiar las técnicas de aumento de prestaciones más utilizadas en la actualidad: planificación dinámica de instrucciones, predicción dinámica de saltos, emisión múltiple de instrucciones (procesadores VLIW, procesadores vectoriales, procesadores superescalares), especulación y multithreading.

Para finalizar, se realiza un recorrido por las nuevas tendencias de diseño de procesadores ya que es necesario que el alumno adquiera la capacidad de adaptarse en cada momento a un entorno tan rápidamente cambiante como es el de la Informática, sobre todo en lo que se refiere al hardware.

Prerrequisitos: Se recomienda haber cursado previamente las asignaturas de Fundamentos Físicos de los Computadores, Tecnología de Computadores, Introducción a la Programación, Estructura de Computadores y Organización de Computadores.

III.- Competencias

Competencias transversales	G4. Capacidad para definir, evaluar y seleccionar plataformas hardware y software para el desarrollo y la ejecución de sistemas, servicios y aplicaciones informáticas, de acuerdo con los conocimientos adquiridos
	G8. Conocimiento de las materias básicas y tecnologías, que capaciten para el aprendizaje y desarrollo de nuevos métodos y tecnologías, así como las que les doten de una gran versatilidad para adaptarse a nuevas situaciones.
	G9. Capacidad para resolver problemas con iniciativa, toma de decisiones, autonomía y creatividad. Capacidad para saber comunicar y transmitir los conocimientos, habilidades y destrezas de la profesión.
	B5. Conocimiento de la estructura, organización, funcionamiento e interconexión de los sistemas informáticos, los fundamentos de su programación, y su aplicación para la resolución de problemas propios de la ingeniería.
	C9. Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.
Competencias específicas	E1. Capacidad de diseñar y construir sistemas digitales, incluyendo computadores, sistemas basados en microprocesador y sistemas de comunicaciones.
	E2. Capacidad de desarrollar procesadores específicos y sistemas empotrados, así como desarrollar y optimizar el software de dichos sistemas.
	E3. Capacidad de analizar y evaluar arquitecturas de computadores, incluyendo plataformas paralelas y distribuidas, así como desarrollar y optimizar software para las mismas.
	E7. Capacidad para analizar, evaluar, seleccionar y configurar plataformas hardware para el desarrollo y ejecución de aplicaciones y servicios informáticos.

IV.- Contenido

IV. A. Temario de la asignatura

Bloque temático	Tema	Apartados
I.- Repertorio de instrucciones	Unidad 1. "Arquitectura del repertorio de instrucciones"	Repertorios CISC vs RISC. Almacenamiento de los operandos. Tipos de operandos. Modos de direccionamiento. Otras características. Codificación del repertorio. Optimizaciones del repertorio.
	Unidad 2. "Mecanismo de ejecución de una instrucción"	Ejecución de las instrucciones RISC típicas en procesadores secuenciales sencillos, monociclo y multiciclo.

II.- Segmentación de procesadores	Unidad 3. "Conceptos básicos de procesadores segmentados"	Concepto de paralelismo a nivel de instrucción (ILP). Definición de segmentación. Beneficios de la segmentación. Procesadores segmentados de única función: unidad de control y ruta de datos. Resolución de riesgos. Tratamiento de excepciones. Ejemplos.
	Unidad 4. "Procesadores segmentados multifuncionales"	Necesidad de procesadores segmentados multifuncionales. Procesadores segmentados multifuncionales: unidad de control y ruta de datos. Resolución de riesgos. Tratamiento de excepciones. Ejemplos.
III.- Técnicas de aumento de prestaciones para procesadores	Unidad 5. "Planificación dinámica de instrucciones"	Resolución dinámica de riesgos de datos. Planificación de instrucciones de acceso a memoria. Planificación de instrucciones centralizada (Pizarra). Planificación de instrucciones distribuida (Tomasulo). Ejemplos.
	Unidad 6. "Predicción dinámica de saltos"	Resolución dinámica de riesgos de control. Estructuras hardware para la predicción de saltos. Predictores y algoritmos de predicción. Ejemplos.
	Unidad 7. "Emisión múltiple de instrucciones"	Procesadores vectoriales. Procesadores VLIW. Procesadores superescalares. Especulación. Ejemplos.
	Unidad 8 "Multithreading"	Limitaciones del paralelismo a nivel de instrucción (ILP). Concepto de paralelismo a nivel de thread (TLP). SMT y CMT. Ejemplos.
IV.- Nuevas tendencias en arquitectura de procesadores	Unidad 9. "Procesadores actuales"	Procesadores con varios núcleos (multicore). Procesadores específicos (GPUs, videoconsolas, comunicaciones). Perspectivas de futuro.

IV. B. Actividades obligatorias (evaluables):

El sistema de evaluación de las titulaciones en el marco del EEES es la evaluación continua.

En el sistema de evaluación continua la asistencia a clase es obligatoria y su valoración en el proceso de evaluación continua de la asignatura la establecerán los profesores en cada asignatura.

% Mínimo de asistencia a clase: 80%

1. Lecturas

Lectura obligatoria correspondiente al Bloque III (elegir 1 entre un conjunto de artículos científicos actualizados en el tema)

Lectura obligatoria correspondiente al Bloque IV (elegir 1 entre un conjunto de artículos científicos actualizados en el tema)

2. Prácticas

Práctica 1 – Repertorio de instrucciones y segmentación de procesadores (simulación)

Práctica 2 - Técnicas de aumento de prestaciones para procesadores (simulación/diseño)

3. Otras

Examen teórico/práctico

V.- Tiempo de trabajo ¹

Clases teóricas	23
Clases prácticas/de resolución de problemas, casos, etc.	23
Prácticas en laboratorios tecnológicos, clínicos, etc.	0
Realización de pruebas	2
Tutorías académicas	6
Actividades relacionadas: jornadas, seminarios, etc.	6
Preparación de clases teóricas	25
Preparación de clases prácticas/problemas/casos	45
Preparación de pruebas	20
Total de horas de trabajo del estudiante	150

¹ El volumen de trabajo está referido al trabajo del estudiante. La dedicación de los profesores a las diferentes actividades docentes permite reconocer y valorar más adecuadamente su carga de trabajo, y por ello es conveniente desarrollar herramientas que permitan conocer el tiempo que efectivamente dedica a sus alumnos más allá de las horas lectivas, pero no son objeto de las guías docentes. Todas las actividades previstas deben tener una preparación mínima previa para el mejor aprovechamiento del trabajo del alumno y para el control del responsable de la asignatura y del coordinador de titulación.

VI.- Metodología y plan de trabajo

Clases teóricas

Periodo	Contenidos
Semana 1	Unidad 1
Semana 2	Unidad 2
Semana 3	Unidad 3
Semana 4	Unidad 3
Semana 5	Unidad 4
Semana 6	Unidad 4
Semana 7	Unidad 5
Semana 8	Unidad 5
Semana 9	Unidad 6
Semana 10	Unidad 6
Semana 11	Unidad 7
Semana 12	Unidad 7
Semana 13	Unidad 7
Semana 14	Unidad 8
Semana 15	Unidad 9

Clases prácticas/de resolución de problemas, casos, etc.

Periodo	Contenidos
Semana 2	Unidad 1
Semana 3	Unidad 2
Semana 4	Unidad 3
Semana 6	Unidad 4
Semana 8	Unidad 5
Semana 10	Unidad 6
Semana 12	Unidad 7
Semana 14	Unidad 8
Semana 15	Unidad 9

Seminarios y trabajos colectivos

Periodo	Contenidos
Semana 10	Seminario de jerarquía de memoria y sistema de E/S de altas prestaciones (2 horas)
Semana 11	Seminario de arquitecturas EPIC (2 horas)
Semana 12	Seminario de Laboratorio de Computadores (2 horas)

Tutorías académicas

Periodo	Contenidos
Semanas 6, 7 y 8	Preparación de la Práctica 1 (3 horas)
Semanas 12, 13, 14 y 15	Preparación de la Práctica 2 (3 horas)

Otras actividades

Periodo	
Semanas 6, 7 y 8	Práctica 1 – Repertorio de instrucciones y segmentación de procesadores (obligatoria)
Semanas 12, 13, 14 y 15	Práctica 2- Técnicas de aumento de prestaciones para procesadores (obligatoria)
Semana 6	Entregable bloque II (optativo)
Semana 14	Entregable bloque III (optativo)
Semana 15	Entregable bloque IV (optativo)

Pruebas

Periodo	Contenidos
Semana 10	Lectura correspondiente al Bloque III (1 hora)
Semana 15	Lectura correspondiente al Bloque IV (1 hora)

VII.- Métodos de evaluación

VII. A. Ponderación para la evaluación continua

El sistema de evaluación de las titulaciones en el marco del EEES es la evaluación continua.

En el sistema de evaluación continua la asistencia a clase es obligatoria y su valoración en el proceso de evaluación continua de la asignatura la establecerán los profesores en cada asignatura.

% Mínimo de asistencia a clase: 80%

Actividad evaluadora	Tipo		Ponderación	Periodo	Contenido
Prueba escrita	<input checked="" type="checkbox"/> Acumulativa				
<input checked="" type="checkbox"/> Test	<input type="checkbox"/> Liberatoria Puntuación mínima (de 1 a 10):.....	<input checked="" type="checkbox"/> Reevaluable (podrá evaluarse en la 2ª convocatoria) <input type="checkbox"/> No reevaluable	15% (tiene que estar aprobada)	Semana 16	Todo el temario de la asignatura
Prueba escrita	<input checked="" type="checkbox"/> Acumulativa				
<input checked="" type="checkbox"/> Resolución de problemas	<input type="checkbox"/> Liberatoria Puntuación mínima (de 1 a 10):.....	<input checked="" type="checkbox"/> Reevaluable (podrá evaluarse en la 2ª convocatoria) <input type="checkbox"/> No reevaluable	25% (tiene que estar aprobada)	Semana 16	Todo el temario de la asignatura
Prácticas dentro del aula:	<input checked="" type="checkbox"/> Acumulativa				
<input checked="" type="checkbox"/> Resolución de pruebas	<input type="checkbox"/> Liberatoria Puntuación mínima (de 1 a 10):.....	<input checked="" type="checkbox"/> Reevaluable (podrá evaluarse en la 2ª convocatoria) <input type="checkbox"/> No reevaluable	15%	Semanas 10 y 15	Lecturas obligatorias de los bloques III y IV
Prácticas fuera del aula:	<input checked="" type="checkbox"/> Acumulativa y optativa				
<input checked="" type="checkbox"/> Resolución de problemas	<input type="checkbox"/> Liberatoria Puntuación mínima (de 1 a 10):.....	<input type="checkbox"/> Reevaluable <input checked="" type="checkbox"/> No reevaluable (Se evalúa el trabajo optativo del alumno en la resolución de ejercicios previo a su explicación en el aula. Una vez el profesor haya presentado la solución no tendrá sentido considerar este mecanismo de evaluación)	15%	Semanas 6, 14 y 15	Entregables de los bloques II, III y IV
Prácticas fuera del aula:	<input checked="" type="checkbox"/> Acumulativa				
<input checked="" type="checkbox"/> Informes	<input type="checkbox"/> Liberatoria Puntuación mínima (de 1 a 10):.....	<input checked="" type="checkbox"/> Reevaluable (podrá evaluarse en la 2ª convocatoria) <input type="checkbox"/> No reevaluable	20% (tiene que estar aprobada)	Semanas 8 y 15	Prácticas 1 y 2
Otras actividades fuera del aula:	<input checked="" type="checkbox"/> Acumulativa y optativa				
<input checked="" type="checkbox"/> Seminarios	<input type="checkbox"/> Liberatoria Puntuación mínima (de 1 a 10):.....	<input type="checkbox"/> Reevaluable <input checked="" type="checkbox"/> No reevaluable (Se evalúa la asistencia y la participación en los seminarios, pero estos solo se impartirán una vez durante el curso)	10%	Semanas 10, 11 y 12	Asistencia y participación a los tres seminarios
Total			100%		

VII. B. Ponderación para la evaluación de alumnos a tiempo parcial

Para que un alumno pueda optar a esta evaluación, tendrá que obtener la "Dispensa Académica" para la asignatura, que habrá solicitado al Decano o Director/a del Centro que imparte su titulación.

La "Dispensa Académica" no excluye de la evaluación continua. Dicha evaluación se acomodará por el profesor, asistido por el coordinador de grado, estableciéndose la adaptación curricular según las características de cada caso concreto.

VII. C. Revisión de las pruebas de evaluación.

Estos serán los mecanismos de revisión para las diferentes actividades evaluadoras obligatorias:

Comentarios lecturas e Informes de los temas surgidos en los seminarios – Revisión en tutorías académicas individuales o en grupo a lo largo de todo el cuatrimestre (necesario concertar cita).
Resolución de casos y problemas – Revisión en el aula durante y tras su realización.
Preguntas cortas escritas y Resolución de problemas – Revisión en tutoría académica individual cuando estén disponibles las correcciones (se especificará día y hora).
Prácticas de resolución de casos – Revisión en tutoría académica individual cuando estén disponibles las correcciones (se especificará día y hora).

VIII.- Bibliografía

General

Título	Diseño y Evaluación de Arquitecturas de Computadoras
Autor	Marta Beltrán y Antonio Guzmán
Editorial	Prentice Hall (2010, primera edición)
Título	Computer Architecture: A Quantitative Approach
Autor	John L. Hennessy & David A. Patterson
Editorial	Morgan Kaufmann (2009, cuarta edición)

Complementaria

Título	Computer Organization and Design: the Hardware/Software Interface
Autor	David A. Patterson & John L. Hennessy
Editorial	Morgan Kaufmann (2009, cuarta edición)
Título	Arquitectura de computadores: Fundamentos de los procesadores superescalares
Autor	John Paul Shen y Mikko H. Lipasti
Editorial	McGraw Hill (2005)
Título	Arquitectura de computadores
Autor	Julio Ortega, Mancia Anguita y Alberto Prieto
Editorial	Thomson (2005)

Direcciones web de interés

Dirección 1	http://www.cs.wisc.edu/arch/www/ Computer Architecture Page
Dirección 2	http://www.top500.org Top500
Dirección 3	http://www.tomshardware.co.uk/ Tom's Hardware

IX.- Profesorado

Nombre y apellidos	Antonio Guzmán Sacristán
Horario de tutorías académicas	Martes y Jueves de 11.00 a 13.00
Correo electrónico	antonio.guzman@urjc.es
Departamento/área de conocimiento	DATCCCIA/Arquitectura y Tecnología de Computadores
Categoría	Profesor Contratado Doctor
Titulación Académica	Licenciatura en Ciencias (Física) (UAM) Doctorado (URJC)
Experiencia Docente	En los tres últimos cursos: Fundamentos de los Computadores (1º de Ingeniería Informática), Fundamentos de los computadores (1º Grado en Ing. Informática Online), Arquitectura de Computadores (3º de Ingeniería Informática), Seguridad Informática (5º de Ingeniería Informática), Arquitecturas para Gráficos y Multimedia (Máster en Informática Gráfica, Sistemas de Gestión de la Seguridad Informática (Máster en Investigación en Sistemas Hardware y Software Avanzados), Diseño y Evaluación de Sistemas de Altas Prestaciones (Máster en Investigación en Sistemas Hardware y Software Avanzados), Simulación (Máster en Sistemas de Información y Comunicaciones para la Defensa).
Experiencia profesional	En Octubre del 2000 se incorporó como profesor al Área de Arquitectura y Tecnología de Computadores de la Universidad Rey Juan Carlos de Madrid, en la que en la actualidad sigue desarrollando sus labores docentes e investigadoras, con 200 créditos impartidos en estos últimos 9 cursos, más de 20 publicaciones internacionales e involucrada siempre en multitud de proyectos y colaboraciones con otros grupos y empresas. En este momento integra el grupo de investigación GAAP y sus principales trabajos están relacionados con las arquitecturas de altas prestaciones (clusters, Grids, FPGAs, GPUs y videoconsolas).